

今回の内容

9.1 論理素子 9-1
 9.2 演習問題 9-3

9.1 論理素子

計算機の制御・演算装置である CPU は非常に複雑な情報処理を行うことができますが、その CPU は数種類のごく基本的な処理を行う論理素子（論理ゲート）の組み合わせで構成されています。今回は4種の代表的な論理素子、NOT ゲート、AND ゲート、OR ゲート、XOR ゲートを紹介します。

NOT ゲート

NOT ゲートは、1個の入力端子と1個の出力端子を持つ論理素子で、回路図上では図1のような記号で表します。NOT ゲートは、表1のように、入力された0/1を反転させた結果を出力します。たとえば、電流が流れる、流れないで、1と0の区別を表すとした場合、下の図2のようなリレー回路で NOT ゲートを実現することができます。リレーの接点は通常は接触していて出力端子に電流が流れますが、入力端子に電流を流すと、電磁石が鉄片を引き寄せて接点を引き離し、出力端子には電流は流れなくなります。

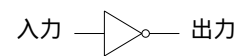


図1: NOT ゲートの回路記号

入力	出力
0	1
1	0

表1: NOT ゲートの入出力関係

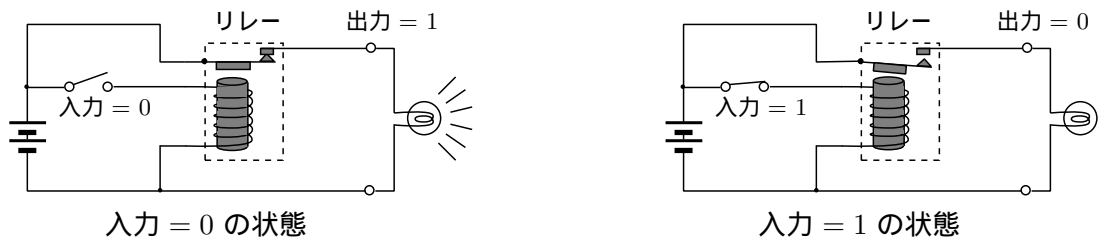


図2: リレーによる NOT ゲートの実現例

AND ゲート

パソコンで実際に使用されている CPU では、リレーの代わりに、半導体の小片（ダイ）の上に構成されたいくつものトランジスタによって1つの NOT ゲートが実現されています。

AND ゲートは、2個の入力端子と1個の出力端子を持つ論理素子です。回路図上では図3のような記号で表します。AND ゲートは、表2のように、2つの入力とも



図3: AND ゲートの回路記号

入力		出力
A	B	
0	0	0
0	1	0
1	0	0
1	1	1

表2: AND ゲートの入出力関係

に1の時だけ、1を出力するような素子です¹。ANDゲートは、図4のようなリレー回路で実現することができます。ここで使われているリレーは、電磁石に電流を流した時に、(通常は離れている)接点が接触するようになっていることに注意して下さい。2つの入力端子の両方に電流が流れた場合のみ、出力端子に電流が流れるようになります。

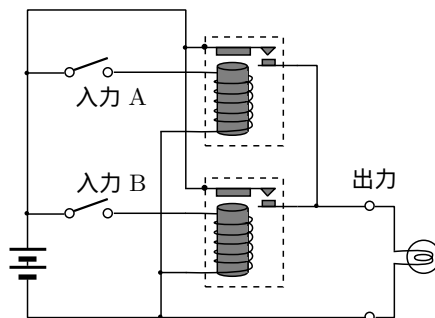
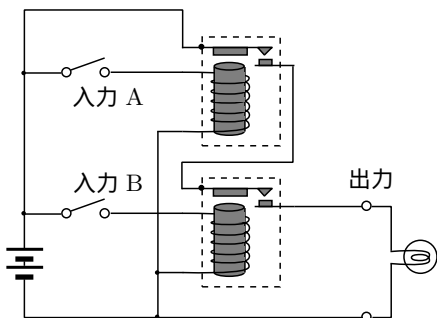


図4: リレーによる AND ゲートの実現例 図5: リレーによる OR ゲートの実現例

OR ゲート

ORゲートは、2個の入力端子と1個の出力端子を持つ論理素子です。回路図上では図6のような記号で表します。ORゲートは、表3のように、2つの入力の少なくとも一方が1の時に、1を出力するような素子です²。入力がともに1の時も出力が1となることに注意してください。

ORゲートは上の図5のようなリレー回路で実現することができます。2つの入力端子の少なくとも一方に電流が流れた場合に、出力端子に電流が流れるようになります。

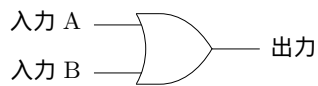


図6: OR ゲートの回路記号

入力		出力
A	B	
0	0	0
0	1	1
1	0	1
1	1	1

表3: OR ゲートの入出力関係

XOR ゲート

ORゲートでは、2つの入力の少なくとも一方が1であるとき出力が1となりますが、入力のどちらか一方だけが1のときにのみ出力が1となる論理素子も考えられます³。このような論理素子は XORゲートと呼ばれ、回路図上では図7のような記号で表します。XORゲートの入力と出力の関係は表4のようになります。

XORゲートは、NOTゲートやANDゲート、ORゲートを図8のように組み合わせることで実現する



図7: XOR ゲートの回路記号

入力		出力
A	B	
0	0	0
0	1	1
1	0	1
1	1	0

表4: XOR ゲートの入出力関係

¹このような演算を論理積と呼びます。

²このような演算を論理和と呼びます。

³このような演算を排他的論理和と呼びます。

ことができます。

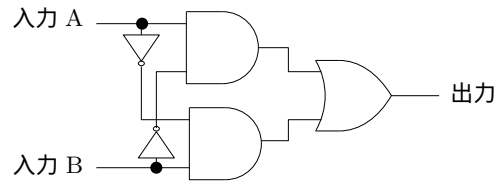
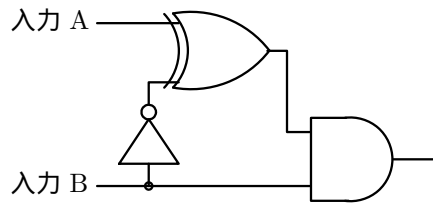


図 8: XOR ゲートの実現例

9.2 演習問題

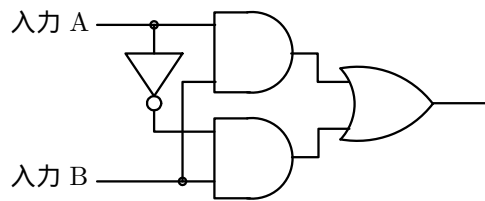
論理回路の入力と出力の関係を表すように、以下の表中の空欄を 0 または 1 で埋めなさい⁴。

1.



入力		出力
A	B	
0	0	
0	1	
1	0	
1	1	

2.



入力		出力
A	B	
0	0	
0	1	
1	0	
1	1	

⁴一般に、論理素子やそれを組み合わせた論理回路の入出力の関係を表した表を真理値表と呼びます。