

今回の内容

7.1 主記憶装置の仕組み	7-1
7.2 ランダムアクセスとシーケンシャルアクセス	7-3
7.3 レイテンシとスループット	7-3
7.4 DRAM と SRAM	7-4
7.5 演習問題	7-5

7.1 主記憶装置の仕組み

今回は、パソコンの主記憶装置である半導体メモリの仕組みを紹介します。第5回で紹介したように、パソコンの内部には、一般にメモリ<sup>1</sup>と呼ばれる部品群があり、CPU（中央処理装置）が取り扱う機械語プログラムやデータを格納（記憶）するための主記憶装置として使われています。このメモリは、下の図1<sup>2</sup>のような形状のメモリモジュールと呼ばれる部品数点で構成されています。また、各メモリモジュールは数個から十数個のメモリチップから構成されており、それぞれのメモリチップで数百 Mb ~ 数 Gb の情報を記憶することができます。

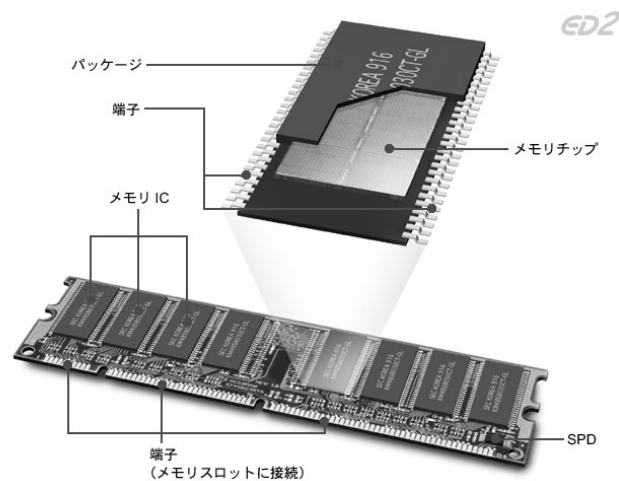


図1: メモリモジュール

メモリチップの機能

例えば、128 Mb (128×1024×1024 bit) の記憶容量を持つようなメモリチップを摸式化すると、次ページの図2のような部品と考えることができます<sup>3</sup>。このチップには1 byte (8 bit) の大きさのデータを 16×1024×1024 個分記憶することができます。このメモリチップには、以下のような電

<sup>1</sup>RAM と呼ばれることもあります。

<sup>2</sup>ED2 と記された図は「情報機器と情報社会の仕組み素材集 (<http://www.kayoo.org/mext/joho-kiki/>)」の一部を利用させて頂いたものです。

<sup>3</sup>この概念図は、後述するスタティック RAM (SRAM) でよく用いられている端子の構成に基づくものです。パソコンの主記憶装置で用いられているダイナミック RAM (DRAM) では、例えば 24 bit のアドレスを指定する場合、その 24 bit のビット列を、12 bit の row アドレス、10 bit の column アドレス、2 bit の bank アドレスという3つの部分に分割して考え、bank アドレスは専用の2つの端子 BA<sub>0</sub> と BA<sub>1</sub> に入力することで、row アドレスと column アドレス

気的な端子が備わっており、これらの端子に加えられる電圧の大小で 0/1 の情報をやり取りして、チップ内に記憶されたデータを読み出したり、新たなデータを記憶したりすることができます。

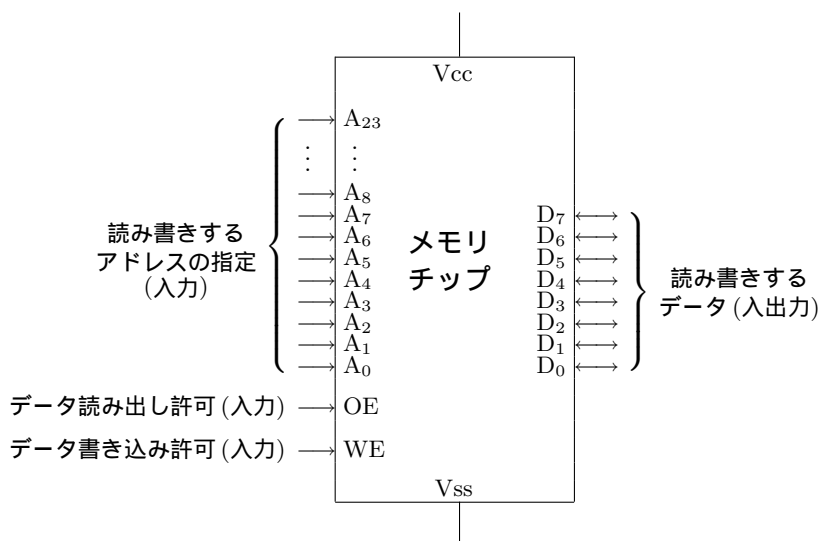


図 2: 128 Mb メモリチップの概念図

- Vcc と Vss — メモリチップが動作するために必要な電力を供給するための端子です。これらの端子は情報のやり取りには関わっていません。
- A<sub>0</sub> … A<sub>23</sub> — 読み書きするデータの記憶場所を指定するための入力端子です。一般に、記憶装置に記憶されたデータの場所を指定するために用いられる (0 以上の) 整数をアドレス (番地) と呼びます。このメモリチップは、1 byte (8 bit) の大きさのデータを、16×1024×1024 個分記憶することができますが、その 16×1024×1024 個のデータを区別するために用いられる整数がアドレスです。16×1024×1024 = 2<sup>24</sup> なので、24 桁の二進数 (24 bit のビット列) として A<sub>0</sub> から A<sub>23</sub> までの 24 個の端子に各桁の 0/1 をそれぞれ入力します。
- D<sub>0</sub> … D<sub>7</sub> — 特定のアドレスに記憶されているデータの内容 (このメモリチップの場合は 8 個の 0/1 の並び) を読み取ったり (出力)、特定のアドレスに書き込みたいデータの内容を指定 (入力) するための入力・出力兼用の端子です。
- OE — メモリチップへ記憶されているデータの読み出しを指示するための入力端子です。この端子に 1 を入力すると、A<sub>0</sub> … A<sub>23</sub> への入力で指定されるアドレスに格納されている 8 bit のデータが D<sub>0</sub> … D<sub>7</sub> の端子に出力されます。
- WE — メモリチップへのデータの格納を指示するための入力端子です。この端子に 1 を入力すると、A<sub>0</sub> … A<sub>23</sub> で指定されるアドレスに、D<sub>0</sub> … D<sub>7</sub> へ入力されている 8 bit のデータが格納されます。このとき、同じアドレスに記憶されていた古いデータは消されてしまいます。

については、A<sub>0</sub> … A<sub>11</sub> の 12 本の共用の端子に 2 回に分けて入力することで 24 bit 分のアドレスを指定するようになっています (column アドレスでは A<sub>10</sub> と A<sub>11</sub> の端子は使用しません)。このため、A<sub>0</sub> … A<sub>11</sub> に入力されているアドレスが row アドレスであることを示すための端子や、同様に column アドレスであることを示すための端子が DRAM には設けられています。これは、長いアドレスを少ない端子の数で指定するための工夫です。

## 7.2 ランダムアクセスとシーケンシャルアクセス

記憶装置の特定の場所に格納されているデータを読み出したり、記憶装置の特定の場所にデータを書き込んだりすることを、データへのアクセスと呼びます。先に例として挙げたメモリチップでは、 $A_0$  から  $A_{23}$  までの 24 個の端子を使ってアドレスを指定すれば、どの場所のデータに対しても自由にアクセスできるようになっていました。このような形態のアクセスをランダムアクセスと呼びます。また、ランダムアクセスができるメモリをランダムアクセスメモリ (RAM) と呼びます。計算機の主記憶装置は RAM で構成されます。

これに対して、例えば、磁気テープ上に記録されたデータを、テープの端から順に読み書きするような場合など、特定の順番でデータにアクセスしていくやりかたをシーケンシャルアクセス呼びます。補助記憶装置として用いられるハードディスク装置や CD-ROM、DVD などでは、内部的にはシーケンシャルアクセスが行われていますが、外部 (計算機の側) から見ると、全体にランダムアクセスができるような記憶装置として見えるようになっています。

シーケンシャルアクセスしかできないメモリが計算機の主記憶装置として使われることはありませんが、パソコンのメモリモジュールに使用されているメモリチップは、その追加機能として、連続したアドレスに置かれている一定量 (たとえば、8 byte) のデータに対して、特に高速にシーケンシャルアクセスする機能を持っている場合がほとんどです。

## 7.3 レイテンシとスループット

記憶装置に対して、アクセスしたいデータがどれであるかに関する情報 (アドレスなど) を送ってから、実際にそのデータの読み書きが完了するまでの時間をレイテンシ (latency) あるいはアクセスタイム (access time) と呼びます。たとえば、先程の 8 MB のメモリチップの場合、 $A_0 \dots A_{23}$  の端子にアドレスを入力してから、そのアドレスに格納されているデータが  $D_0 \dots D_7$  の端子に読み出されるまでの時間が (読み出し時の) レイテンシ (あるいはアクセスタイム) です。最近のパソコンの主記憶装置として使われている RAM の場合、このレイテンシは数 ns ~ 十数 ns 程度になります。RAM では、いろいろな位置にあるデータにどのような順番でアクセスしても、各回のレイテンシはほぼ一定になります。

一方、シーケンシャルアクセスを行う磁気テープなどでは、現在読み書きしているデータの格納場所と、次に読み書きするデータの格納場所がどのくらい離れているかによって、レイテンシが大きく違って来ます。外部 (計算機の側) からはランダムアクセスができるように見えるハードディスク装置や CD-ROM、DVD など、その構造上、内部的にはシーケンシャルアクセスが行われていますので、メモリチップなどと違って、どのような順番でデータにアクセスするかによって、そのレイテンシが変化します。

読み書きするデータを指定してから、実際にそのデータの読み書きが完了するまでの時間であるレイテンシ (あるいはアクセスタイム) の他に、記憶装置の速度を表わすもう 1 つの指標として、単位時間内でどれだけ量のデータを読み書きできるかを表わすスループットと呼ばれる量が用いられます。パソコンの主記憶装置として使われるメモリモジュールの場合、数百 MB/s ~ 十数 GB/s 程度のスループットを持っています。2 つ (あるいは 3 つ) のメモリモジュールに対して並行してデータの読み書きを行うことで、全体として 2 倍 (あるいは 3 倍) のスループットを実現する手

法もあります。

## 7.4 DRAM と SRAM

パソコンの主記憶装置として使われるメモリチップは、半導体の小片(ダイ)上に電子回路として構成されています。そこには、セルと呼ばれる微小な区画(図3)が格子状にたくさん配列(図4)されており、1つセルで1 bit の0/1の情報を記憶します。先ほどの128 Mbのメモリチップの場合、このような区画が $128 \times 1024 \times 1024$ 個作られているということになります。

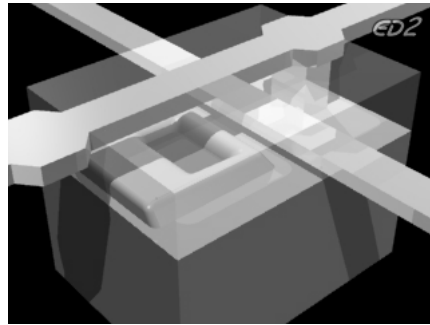


図3: DRAMのセル

1つのセルは、1つのトランジスタと1つのキャパシタから構成されており、いずれかのワード線とビット線に電氣的に接続されています。トランジスタはビット線とキャパシタを結ぶスイッチの働きをし、そのスイッチはワード線の電圧の高低でオン・オフします。キャパシタは電荷を溜める働きをし、ここに蓄えられた電荷のあるなしで0/1の情報が記憶されます。

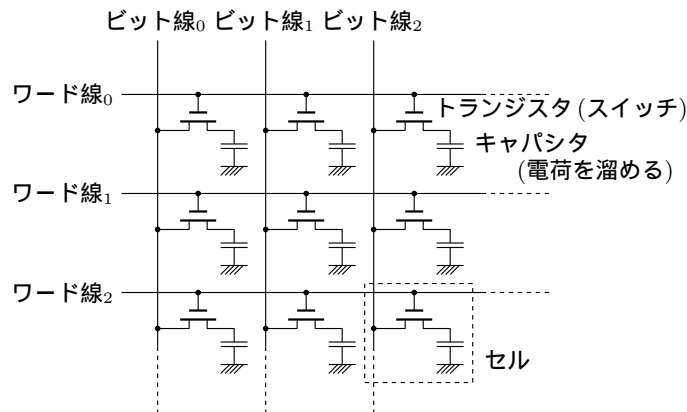


図4: DRAMの構造

セルへ1という情報を記憶させたい場合は、そのセルにつながっているビット線の電圧を上げた状態で、ワード線の電圧を上げます。ワード線の電圧が上がると、そのワード線につながっているトランジスタがスイッチオンの状態になり、ビット線からキャパシタに電流が流れて、キャパシタに電荷が蓄積されます(図5)。

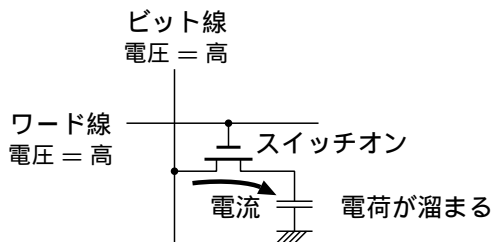


図5: セルへの1の書き込み

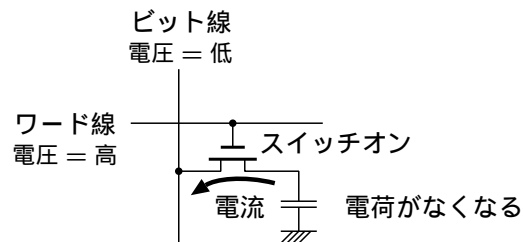


図6: セルへの0の書き込み

逆に、0を記憶させたい場合は、ビット線の電圧を下げた状態で、ワード線の電圧を上げます(図6)。ワード線の電圧が上がることでトランジスタがオンの状態になりますが、このときキャパシタに蓄積されていた電荷はビット線に流れ出してしまい、キャパシタの電荷はなくなってしまいます。いずれの場合でも、ワード線の電圧を上げると、そのワード線につながっているすべてのセルのトランジスタがオンの状態になりますので、ビット線の数だけの0/1を1度に記憶することになります。

一方、セルに記憶された情報を読み出す際には、ワード線の電圧を上げてトランジスタをオンの状態にし、ビット線にキャパシタから電荷が流れ出してくるかどうかを調べて、記憶されていたのが1であったのか、0であったのかを判定します。このとき、キャパシタに蓄えられた電荷はなくなってしまいますので、セルに記憶された情報もなくなってしまいます。そこで、セルから情報を読み取った直後に、読み取ったのと同じ情報をセルに書き込むことで、セルの情報を保持する仕組みになっています。

また、読み取りを行わない場合でも、キャパシタに蓄えられた電荷は時間の経過に伴って少しずつ失われていき、そのまま放置するとセルに記憶された情報は失われてしまいます。そこで、定期的に各セルの読み取りと再書き込みの操作(リフレッシュ操作)を行なうことで、各セルに記憶された情報を維持するような仕組みになっています。このように、半導体チップ上の微小区画に蓄えられた電荷のある・なしで0/1を記憶し、それを定期的リフレッシュすることで維持していく仕組みのメモリチップをダイナミックRAM(DRAM)と呼びます。

DRAMは1区画(1bit)当り1つのトランジスタで実現することができますので、構造が簡単で、少ない面積に多くの情報を記憶することができるという長所を持っています。一方、リフレッシュという操作が必要なため、平均的なレイテンシがやや長くなり、またリフレッシュの度に電荷を補充するので消費電力が多くなってしまうという短所があります。パソコンの主記憶装置はDRAMで構成される場合がほとんどです。

これに対して、リフレッシュという記憶保持のための操作の必要のないメモリチップも存在し、これをスタティックRAM(SRAM)と呼びます。SRAMも半導体の小片上に電子回路として構成されていますが、1bitの0/1を記憶するために数個(たとえば6個)のトランジスタを必要としますので、DRAMと比べると単位面積当たりの容量が少なくなってしまいます。その反面、レイテンシが短く、低消費電力という長所があります。パソコンの内部では、CPUのキャッシュメモリ<sup>4</sup>や、パソコン起動時の基本的な設定情報を記憶するためのメモリ<sup>5</sup>として利用されています。

## 7.5 演習問題

1. あるメモリチップのダイは、10 mm×16 mmの大きさの長方形であった。このメモリチップの記憶容量が256 MBであったとして、このダイの1 mm<sup>2</sup>の領域当り何bitの情報記録されていることになるか計算しなさい。

---

<sup>4</sup>主記憶装置(メモリモジュール)から複製しておいたCPUが頻繁に使うデータを記憶するためのメモリのこと。CPUのダイの内部に構成されていることが多い。

<sup>5</sup>パソコンの電源を切っても記憶された情報が消えないように、小さなボタン型電池で常に通電された状態になっています。

2. あるパソコンに使用されているメモリの記憶容量が1GBで、レイテンシが10 ns、スループットが4 GB/sであったとする。
- (a) このメモリに記憶されたすべてのデータを読み出すのに必要な時間は最短でもどの程度と考えられるか？
  - (b) このメモリに記憶されたすべてのデータを、全くでたらめな(アドレスがばらばらな)順序で、1Bずつ読み出すのに必要な時間はどの程度と考えられるか？