

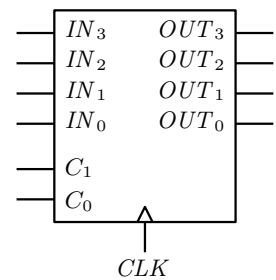
今回の内容

12.1 簡単な計算器 12-1

前回は、与えられた状態遷移表や状態遷移図に基づいて状態遷移を行う順序回路を作成する一般的な方法について考えましたが、このような一般的な方法が常に適している限りません。たとえば、PC やスマートフォンで使用されてる CPU を、巨大な状態遷移表に基づいて状態遷移を行う単体の順序回路と考えて実現するのは困難です。多くの状態を持つ複雑な順序回路は、適当な大きさに分割した上で、それぞれを基本的な機能を持つ論理回路によって実現し、それらを相互に接続することで作成することになります。今回はそのような論理回路の例を紹介します。

12.1 簡単な計算器

右の図のように、6 bit の入力と 4 bit の出力を持ち、簡単な計算器として機能することのできる順序論理回路を考えます。この順序回路の状態は、非負整数の 4 bit の符号なし二進表現を出力する $OUT_0, OUT_1, OUT_2, OUT_3$ の値で決まり、 CLK に入力されるクロック信号の立ち上がりに同期して状態遷移を行います。6 bit の入力のうち、 IN_0, IN_1, IN_2, IN_3 の 4bit には非負整数の符号なし 2 進表現を入力します。また、この論理回路は、4 通りの操作を行うことができ、2 bit の入力 C_0, C_1 でそのうちの 1 つを選択することができます。4 つの操作には、それぞれ NOP、CLR、IN、ADD という名前が付けられており、次のような状態遷移を起こします。



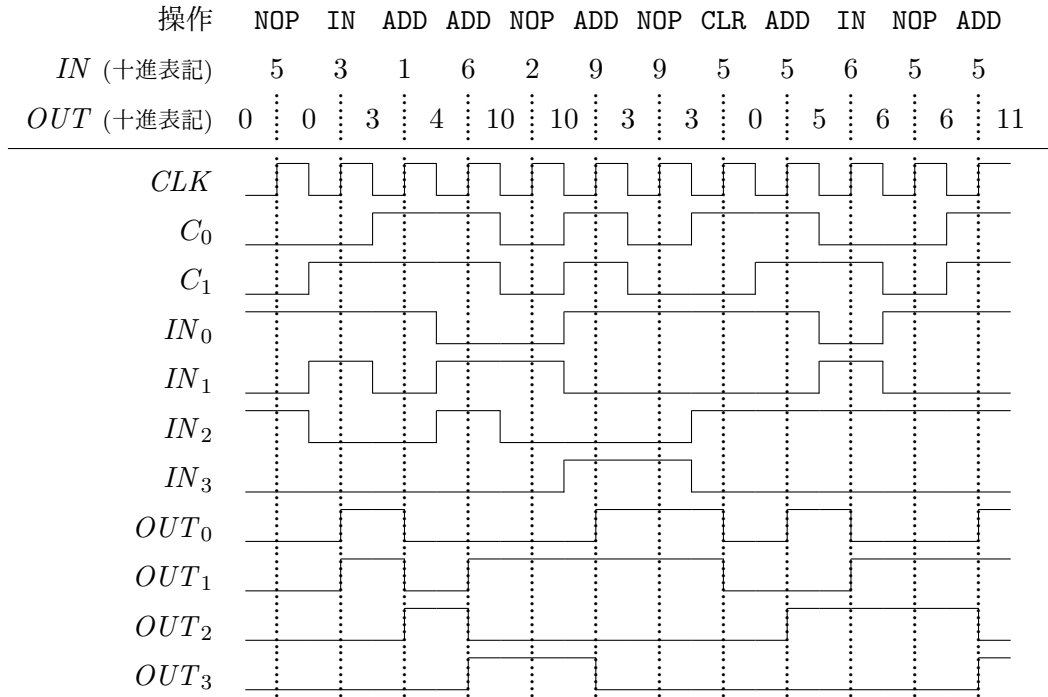
簡単な計算器

名前	操作		次の状態の <i>OUT</i>
	C_1	C_0	
NOP	0	0	変化せず
CLR	0	1	0000
IN	1	0	<i>IN</i>
ADD	1	1	現在の <i>OUT</i> + <i>IN</i>

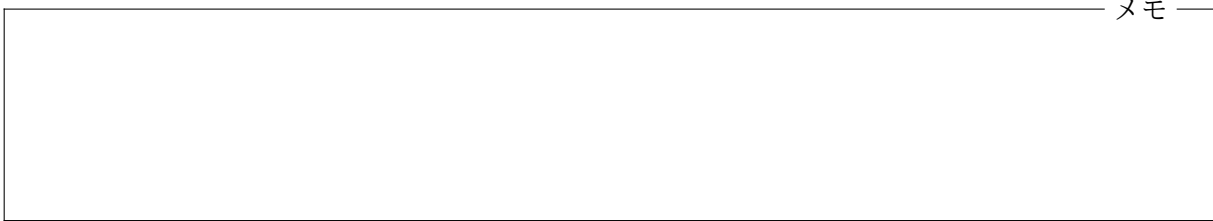
ただし、表中の ADD 操作での + は 4 bit の符号なし二進表現の加算を意味し、ADD 操作後の OUT は加算結果の下位 4 bit となります。

メモ

次は、この順序論理回路のタイミングチャートの例です。

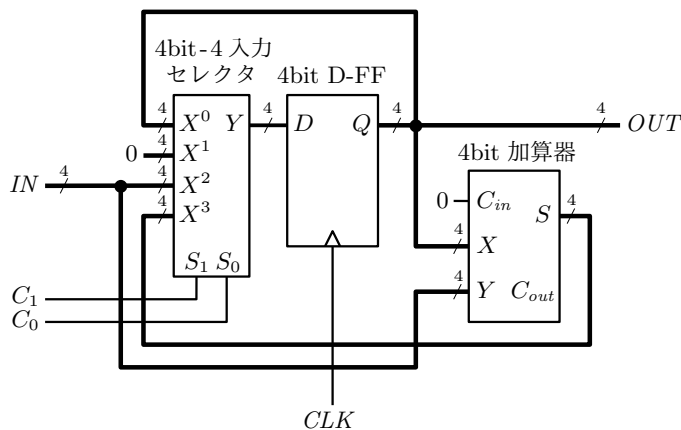


「簡単な計算器」の論理回路のタイミングチャートの例



メモ

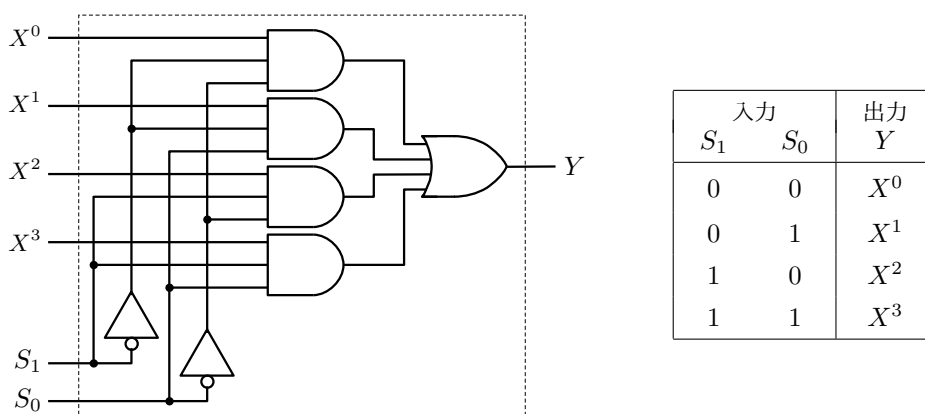
「簡単な計算器」の実現例 この論理回路は、(1) 複数の入力のうちの1つを選択して出力するセレクタと呼ばれる組み合わせ論理回路、(2) D-フリップフロップを4つ用いて4bit の情報を記憶できる順序回路、(3) 4 bit の加算器の3つを次のように接続することで実現できます。



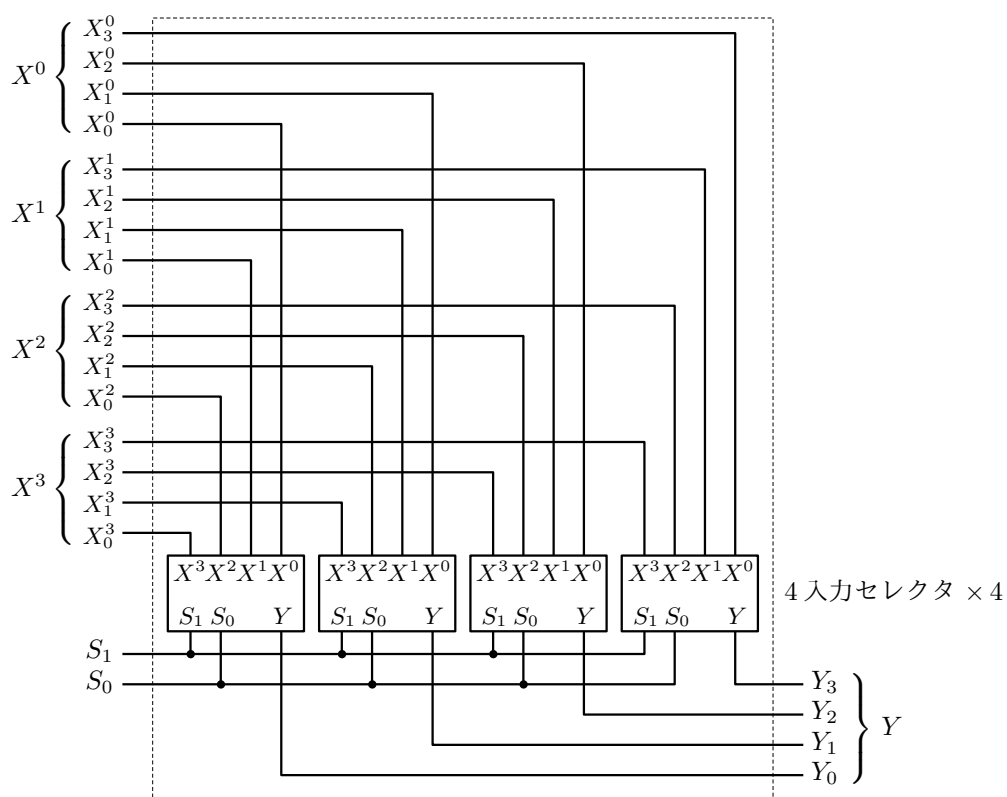
簡単な計算器の回路図

ただし、回路図中の $\frac{4}{\text{---}}$ は、それが4bit 分の接続(4本の電線)であることを示しています。また、「4 bit -4 入力セレクタ」は、次の「4 入力セレクタ」と呼ばれる組み合わせ回路を4つ並べて、4通

りの4 bit の入力のうちの1つを、別の2bit の入力値の組み合わせで選択できるようにしたものです。

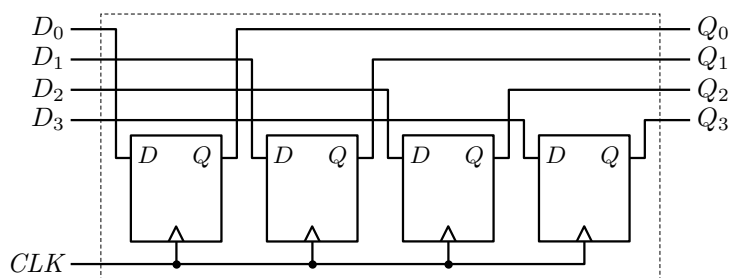


4入力セクタとその出力

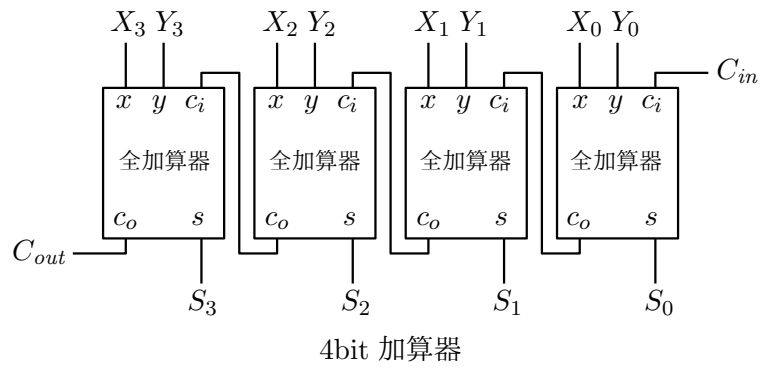


4 bit - 4 入力セクタ

また、「4 bit D-FF」や「4 bit 加算器」は、それぞれ以下のような論理回路です。



4bit D-FF (4bit D-フリップフロップ)



D-FF (D-フリップフロップ)については第9回に、加算器については第6回に解説しました。