情報処理の基礎・第10回

2013年11月27日

今回の内容

10.1 演算装置の仕組み

前回解説した NOT ゲート、AND ゲート、OR ゲート、XOR ゲートなどを論理素子を組み合わせることで、さまざまな計算を行うことができます。今回は、二進法で表現された自然数 (0 以上の整数) の足し算を行う方法について解説します。

加算器

		1	0	1	0	0	1
+		1	1	0	0	1	1
(繰り上がり)	1				1	1	
加算結果	1	0	1	1	1	0	0

人間が、筆算で何桁かの十進数の足し算を行う際の手順を考えてみると、その基本となっているのは、1 桁どうしの足し算です。各位の 0 〜 9 の数字を足し合わせて、計算結果のその位の数字を計算し、繰り上がりがあればそれを上位の桁に足し合わせるという作業を行っていきます。計算機の CPU が二進数の加算を行う際にも、1 桁どうしの二進数 (つまり、2 つの 0/1) の加算が基本となります。与えられた二進数の各位の 0/1 を足し合わせて、計算結果の同じ位の 0/1 を計算し、繰り上がりがあればそれを上位の桁に足し合わせて行きます。たとえば、CPU が、6 桁の二進数 101001 と 110011 の足し算を行う様子は、右上のような筆算を行うのと同じです。

前回に紹介した基本となる論理ゲートをいくつか組み合わせると、このような原理で二進数の足し算を行う装置を作ることができます。

半加算器　まず、1 桁の二進数を加算する装置を考えましょう。2 つの 0/1 の入力 A、B を加算した結果は表 1 のようにならなければなりません。A と B がともに 1 の場合は、繰り上がりが起こることに注意しましょう。繰り上がりが起こるかどうかは A と B を AND ゲートに入力することで分かります。また、加算結果の同じ位は、ちょうど A と B に対する XOR ゲートの出力と同じになっていますので、この入出力関係は、図 1 のように、AND ゲート 1 個と、XOR ゲート 1 個を使って実現することができます。この 2 入力 2 出力の論理回路を**半加算器**と呼びます。

入力 A	入力 B	出力 繰り上がり	出力 加算結果
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

表 1: 半加算器の入出力関係

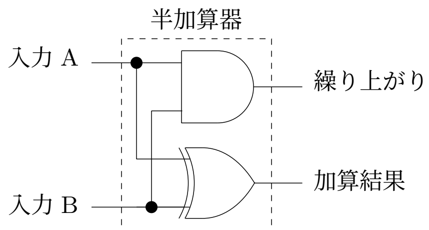

図 1: 半加算器の実現方法

全加算器　半加算器を使うと、2 つの二進数の各位の足し算を行って、計算結果のその位の 0/1 と、上の位への繰り上がりを求めることができますが、これだけでは、まだ何桁もの二進数の加算を行

うことはできません。下の位からの繰り上がりを、その位に足し込むことが必要です。このため (1 の位を除けば) 各位では、与えられた 2 つの二進数の同じの位の数字 (0/1) と、下の桁からの繰り上がりの、総計 3 つの 0/1 の加算を行わなければならないことになります。

この 3 つの 0/1 の加算の入出力関係は表 2 のようになり、2 つの半加算器を図 2 のように組み合わせることで実現できます。こうしてできた 3 入力 2 出力の論理回路を**全加算器**と呼びます。

入力			出力	
A	B	繰り上がり	繰り上がり	加算結果
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

表 2: 全加算器の入出力関係

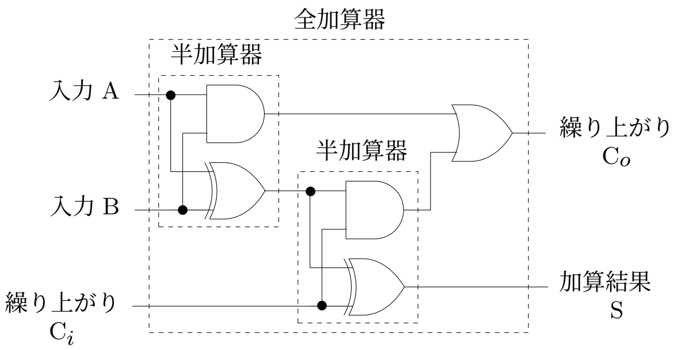

図 2: 全加算器の実現方法

多bit長の二進数の加算器　全加算器を n 個使用することで、n bit の二進数の加算を行うことができます。下の図 3 は 6 bit の加算器です[1]。

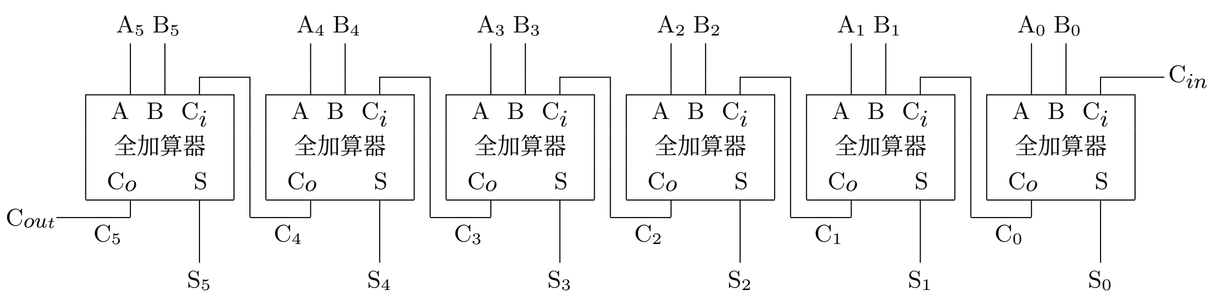

図 3: 6 bit 加算器

[1] このような加算器の場合、A や B の各入力が決まっても、繰り上がりの情報が下位から上位に向って、すべての全加算器を通過してしまうまで加算の計算結果は定まりませんので、bit 長が長くなると、1 回の加算に必要な時間が長くなってしまいます。実際の CPU では、もっと高速に繰り上がりを計算する方法などを使って計算時間を短縮する工夫がなされています。

この 6 bit 加算器は、次の筆算に対応する計算を行います。C_{in} や C_{out} は、6 bit を越える長さの二進数を、いくつかの 6 bit 長の二進数に分割して計算を行う際に使用されます。通常の加算では、C_{in} に 0 を入力します。

$$\begin{array}{r|ccccccc} & & A_5 & A_4 & A_3 & A_2 & A_1 & A_0 \\ & + & B_5 & B_4 & B_3 & B_2 & B_1 & B_0 \\ \text{(繰り上がり)} & C_5 & C_4 & C_3 & C_2 & C_1 & C_0 & C_{in} \\ \hline \text{加算結果} & C_{out} & S_5 & S_4 & S_3 & S_2 & S_1 & S_0 \end{array}$$

10.2　演習問題

1. 次の二進数の計算をそれぞれ行いなさい (計算結果は二進法表記のままでよい)。

$$11101001 + 101011, \qquad 101101 \times 101$$

2. 21 と 17 という 2 つの整数を、二進表現に直して 6 bit の加算器に入力した。このとき、加算器の出力 $C_{out}\,S_5\,S_4\,S_3\,S_2\,S_1\,S_0$ のビットパターンを求めなさい。ただし、$C_{in} = 0$ とする。
3. 同様に、36 と 47 という 2 つの整数を、二進表現に直して 6 bit の加算器に入力した。このとき、加算器の出力 $C_{out}\,S_5\,S_4\,S_3\,S_2\,S_1\,S_0$ のビットパターンを求めなさい。ただし、$C_{in} = 1$ とする。

情報処理の基礎・第 10 回・終り